

双通道1A或4A，5.0kV_{RMS} 隔离门极驱动器

概述

SLMi823x 隔离驱动器系列是一款具有不同配置的隔离双通道门极驱动器。SLMi8230/1/3/4 被设置为高边/低边驱动器，SLMi8232/5 则被设置为双路驱动器。SLMi8230/1/2 的峰值源输出电流为 1.0A，SLMi8233/4/5 的峰值源输出电流为 4.0A。SLMi8230/1/3/4 提供可编程死区时间 (DT) 功能。拉高 DIS 引脚会将两个输出同时关闭，并允许 DIS 引脚在开路或拉低时正常运行。作为一种故障安全措施，初级侧逻辑故障会迫使两个输出都处于低电平。

VDDA 和 VDDDB 电源电压最高可达 40V。3V 至 18V 的 VDDI 宽输入范围使得该驱动器适合与模拟和数字控制器连接。并且所有电源电压引脚均有欠压锁定 (UVLO) 保护。

SLMi823x 采用的 SOP16W 封装，且具有符合 UL1577 认证的 5.0kV_{RMS} 隔离耐压。

高 CMTI、低传输延迟、小尺寸与灵活的配置使 SLMi823x 系列适用于各种隔离式 MOSFET/IGBT 和 SiC 或 GaN FET 门极驱动的应用。

特性

- 1.0A 或 4.0A 峰值源电流
- 40ns (典型值) 传输延迟
- 18ns (最大) 脉冲宽度失真
- 18ns (最大) 延迟匹配
- 100kV/us (最小值) 共模瞬态抗扰度 (CMTI)
- 宽输入电压: 3V 至 18V
- 最高 40V 的驱动器输出电压
- 输入级 5V 反极性电压处理能力
- 两个驱动器之间 1500V 的功能隔离
- 工作温度: -40°C 至 +125°C
- 安全认证
 - 5kV_{RMS} 隔离耐压 1 分钟, 符合 UL 1577 标准, 采用 SOP16W 封装
 - CQC 认证符合 GB4943.1-2011
 - TUV 认证符合 EN/IEC 61010-1: 2010+A1 和 EN/IEC 62368-1: 2018
 - DIN V VDE 0884-11 (计划)

应用

- 服务器、电信和工业中的 AC/DC 或 DC/DC 电源
- DC/AC 太阳能逆变器
- 电动汽车电池充电

应用电路

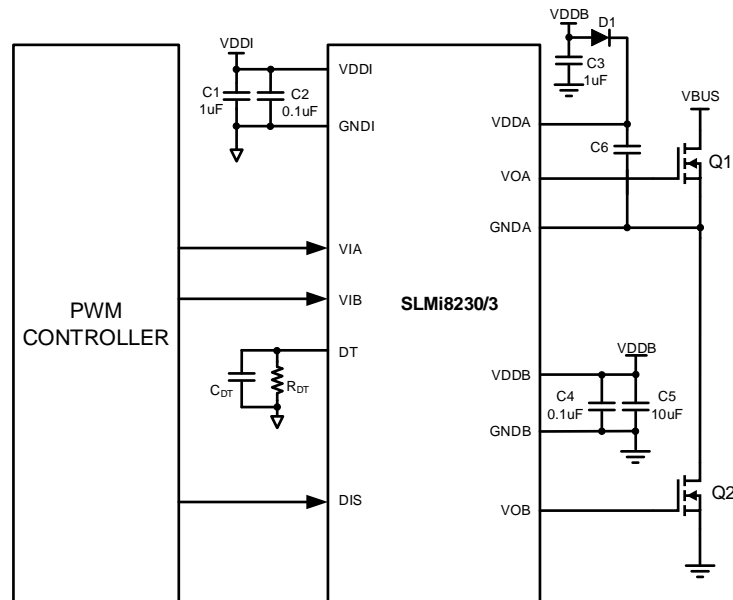


图 1. SLMi8230/3 应用电路

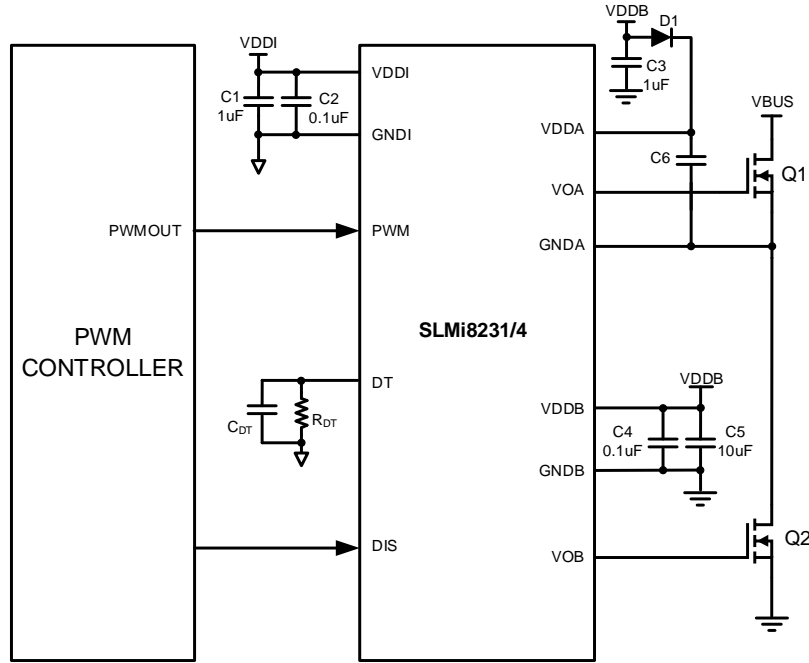


图 2. SLMi8231/4 应用电路

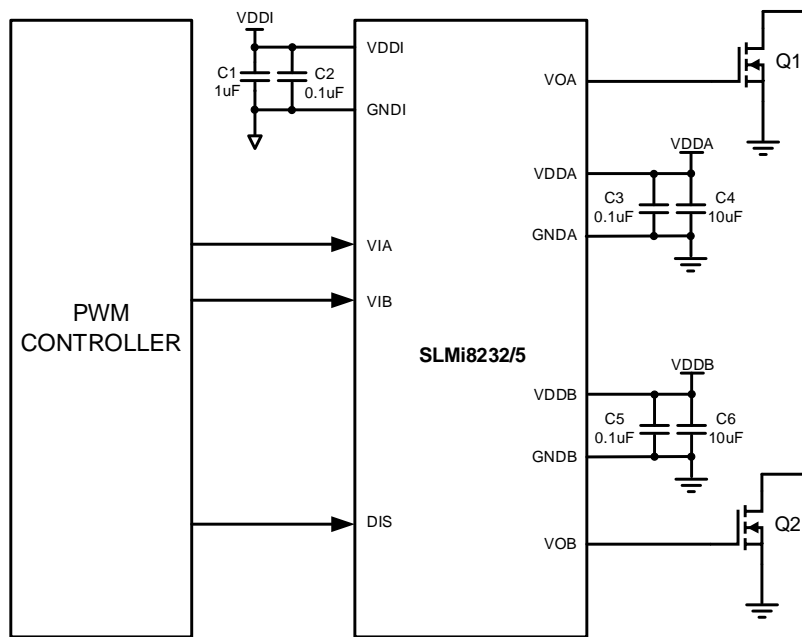


图 3. SLMi8232/5 应用电路

目录

概述.....	1
特性.....	1
应用.....	1
应用电路.....	1
引脚配置.....	4
引脚说明.....	5
功能框图.....	7
订购信息.....	8
系列总览.....	8
绝对最大额定值 ¹	9
推荐操作条件 ¹	9
静电放电等级.....	9
热信息.....	10
封装规格.....	11
绝缘规格.....	11
安全相关认证.....	12
安全限值.....	12
电气特性（直流）.....	13
开关特性（交流）.....	14
参数测量信息.....	15
传输延迟和脉宽失真.....	15
上升和下降时间测试.....	15
CMTI 测试.....	15
特性描述.....	16
欠压锁定.....	16
禁用输入功能.....	16
控制输入和输出逻辑.....	16
死区时间程序.....	17
应用信息.....	19
布局.....	20
封装信息.....	21
焊接温度特性.....	22
修订历史.....	23

引脚配置

型号	引脚配置 (顶视图)
SLMi8230/3	<p style="text-align: center;">SLMi8230/3</p>
SLMi8231/4	<p style="text-align: center;">SLMi8231/4</p>
SLMi8232/5	<p style="text-align: center;">SLMi8232/5</p>

引脚说明

表 1. SLMi8230/3 引脚说明

No.	引脚	说明
1	VIA	驱动器 A 的输入。驱动器 A 的输出与输入同相。如果保持开路，该引脚将被内部拉低。如果不使用该引脚，建议将该引脚接地，以获得更好的抗噪声能力。
2	VIB	驱动器 B 的输入。驱动器 B 的输出与输入同相。如果保持开路，该引脚将被内部拉低。如果不使用该引脚，建议将该引脚接地，以获得更好的抗噪声能力。
3	VDDI	输入电源。应在 VDDI 和 GNDI 之间就近连接低 ESR 和 ESL 的电容。
4	GNDI	输入电源地。
5	DIS	设备禁用输入。当 DIS 引脚为高电平时，两个驱动器都被禁用并且驱动器输出为低电平。当 DIS 引脚为低电平时，它将允许器件执行正常操作。
6	DT	死区编程输入。在 DT 和 GNDI 之间连接一个电阻来设置死区时间。建议在 DT 和 GNDI 之间放置一个 2.2nF 或更大的旁路电容，以实现更好的抗噪声能力。
7	NC	无连接
8	VDDI	输入电源。该引脚在内部连接到引脚3。
9	GNDB	驱动器B的电源地。
10	VOB	驱动器B的输出。
11	Vddb	驱动器 B 的电源。应在 Vddb 和 GNDB 之间就近连接低 ESR 和 ESL 电容。
12	NC	无连接
13	NC	无连接
14	GNDa	驱动器A的电源地。
15	VOA	驱动器A的输出。
16	VDDa	驱动器A的电源。应在VDDa和GNDa之间就近连接低ESR和ESL电容。

表 2. SLMi8231/4 引脚说明

No.	引脚	说明
1	PWM	脉宽调制输入。驱动器 A 的输出与 PWM 输入同相，驱动器 B 的输出与 PWM 输入反相。
2	NC	无连接
3	VDDI	输入电源。应在VDDI和GNDI之间就近连接低ESR和ESL电容。
4	GNDI	输入电源地。
5	DIS	设备禁用输入。当 DIS 引脚为高电平时，两个驱动器都被禁用并且驱动器输出为低电平。当 DIS 引脚为低电平时，它将允许器件执行正常操作。

No.	引脚	说明
6	DT	死区编程输入。在DT和GNDI之间连接一个电阻来设置死区时间。建议在DT和GNDI之间放置一个2.2nF或更大的旁路电容, 以实现更好的抗噪声能力。
7	NC	无连接
8	VDDI	输入电源。该引脚在内部连接到引脚3。
9	GNDB	驱动器B的电源接地。
10	VOB	驱动器B的输出。
11	Vddb	驱动器B的电源。应在Vddb和GNDB之间就近连接低ESR和ESL电容。
12	NC	无连接
13	NC	无连接
14	GNDA	驱动器A的电源地。
15	VOA	驱动器A的输出。
16	VDDA	驱动器A的电源。应在VDDA和GNDA之间就近连接低ESR和ESL电容。

表 3. SLMi8232/5 引脚说明

No.	引脚	说明
1	VIA	驱动器 A 的输入。驱动器 A 的输出与输入同相。如果保持开路, 该引脚将被内部拉低。如果不使用该引脚, 建议将该引脚接地, 以获得更好的抗噪声能力。
2	VIB	驱动器B的输入。驱动器B的输出与输入同相。如果保持开路, 该引脚将被内部拉低。如果不使用该引脚, 建议将该引脚接地, 以获得更好的抗噪声能力。
3	VDDI	输入电源。应在VDDI和GNDI之间就近连接低ESR和ESL电容器。
4	GNDI	输入电源地。
5	DIS	设备禁用输入。当 DIS 引脚为高电平时, 两个驱动器都被禁用并且驱动器输出为低电平。当 DIS 引脚为低电平时, 它将允许器件执行正常操作。
6	NC	无连接
7	NC	无连接
8	VDDI	输入电源。该引脚在内部连接到引脚3。
9	GNDB	驱动器B的电源地。
10	VOB	驱动器B的输出。
11	Vddb	驱动器B的电源。应在Vddb和GNDB之间就近连接低ESR和ESL电容。
12	NC	无连接
13	NC	无连接
14	GNDA	驱动器A的电源地。
15	VOA	驱动器A的输出。
16	VDDA	驱动器A的电源。应在VDDA和GNDA之间就近连接低ESR和ESL电容。

功能框图

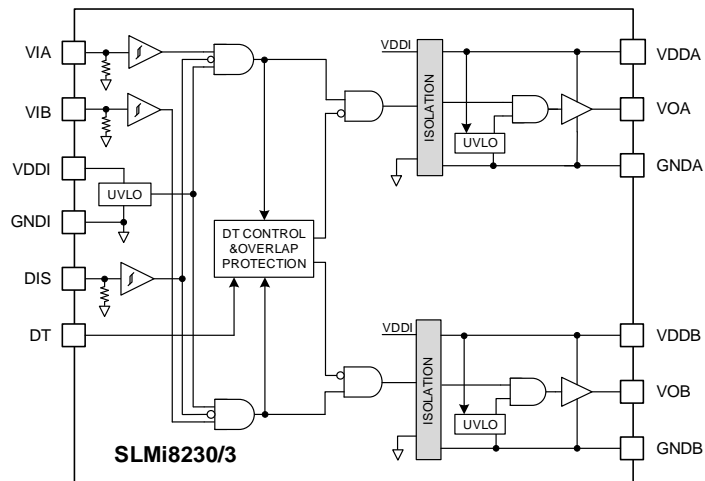


图 4. SLMi8230/3 功能框图

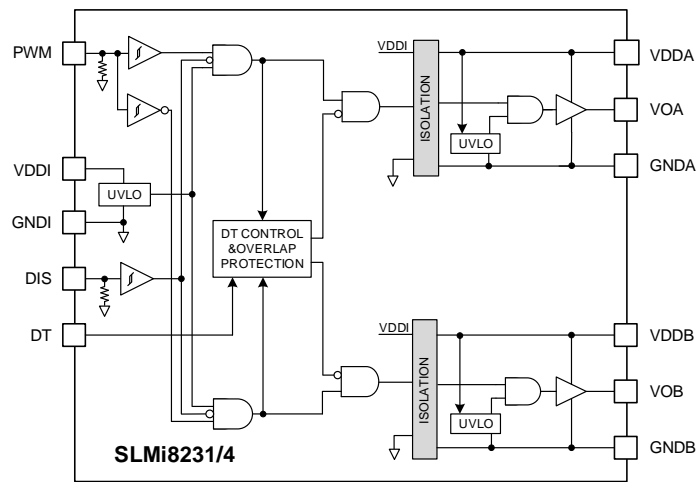


图 5. SLMi8231/4 功能框图

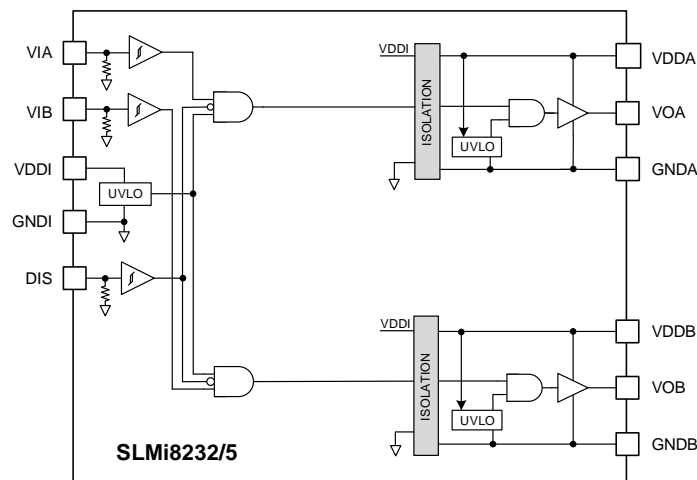


图 6. SLMi8232/5 功能框图

订购信息

订购型号	封装	数量
SLMi8230BDCG-DG	SOP16W, 无铅	1500/卷
SLMi8230DDCG-DG	SOP16W, 无铅	1500/卷
SLMi8231BDCG-DG	SOP16W, 无铅	1500/卷
SLMi8231DDCG-DG	SOP16W, 无铅	1500/卷
SLMi8232BDCG-DG	SOP16W, 无铅	1500/卷
SLMi8232DDCG-DG	SOP16W, 无铅	1500/卷
SLMi8233BDCG-DG	SOP16W, 无铅	1500/卷
SLMi8233DDCG-DG	SOP16W, 无铅	1500/卷
SLMi8234BDCG-DG	SOP16W, 无铅	1500/卷
SLMi8234DDCG-DG	SOP16W, 无铅	1500/卷
SLMi8235BDCG-DG	SOP16W, 无铅	1500/卷
SLMi8235DDCG-DG	SOP16W, 无铅	1500/卷

系列总览

型号	输入配置	输出配置	死区时间可编程	重叠保护	峰值输出电流	欠压锁定
SLMi8230BDCG-DG	VIA,VIB	HS/LS	有	有	1.0 A	8.5V/7.5V
SLMi8230DDCG-DG	VIA,VIB	HS/LS	有	有	1.0 A	12.5V/11.5V
SLMi8231BDCG-DG	PWM	HS/LS	有	有	1.0 A	8.5V/7.5V
SLMi8231DDCG-DG	PWM	HS/LS	有	有	1.0 A	12.5V/11.5V
SLMi8232BDCG-DG	VIA,VIB	Dual Driver	无	无	1.0 A	8.5V/7.5V
SLMi8232DDCG-DG	VIA,VIB	Dual Driver	无	无	1.0 A	12.5V/11.5V
SLMi8233BDCG-DG	VIA,VIB	HS/LS	有	有	4.0 A	8.5V/7.5V
SLMi8233DDCG-DG	VIA,VIB	HS/LS	有	有	4.0 A	12.5V/11.5V
SLMi8234BDCG-DG	PWM	HS/LS	有	有	4.0 A	8.5V/7.5V
SLMi8234DDCG-DG	PWM	HS/LS	有	有	4.0 A	12.5V/11.5V
SLMi8235BDCG-DG	VIA,VIB	Dual Driver	无	无	4.0 A	8.5V/7.5V
SLMi8235DDCG-DG	VIA,VIB	Dual Driver	无	无	4.0 A	12.5V/11.5V

绝对最大额定值¹

标识	定义	最小	最大	单位
V_{DDI}	输入电源电压	-0.3	20	V
$V_{IA}, V_{IB}, V_{DIS}, V_{PWM}$	输入信号电压	-7	20	V
V_{DDA}, V_{DDB}	驱动电源	-0.3	45	V
V_{OUTA}, V_{OUTB}	驱动输出电压	-0.3	$V_{DDA}+0.3,$ $V_{DDB}+0.3$	V
	驱动器输出电压, 瞬态200ns ²	-3	$V_{DDA}+0.3,$ $V_{DDB}+0.3$	V
	驱动器输出电压, 瞬态50ns ²	-6	$V_{DDA}+0.3,$ $V_{DDB}+0.3$	V
V_{ch2ch}	通道间耐压		1500	V
T_J	结温	-40	150	°C
T_S	储存温度	-65	150	°C

推荐操作条件¹

标识	定义	最小	最大	单位
V_{DDI}	输入电源电压	3	18	V
$V_{IA}, V_{IB}, V_{DIS}, V_{PWM}$	输入信号电压	-5	18	V
V_{DDA}, V_{DDB}	驱动器电源 (8.5V UVLO 版本)	9	40	V
V_{DDA}, V_{DDB}	驱动器电源 (12.5V UVLO 版本)	13.5	40	V
T_J	结温	-40	150	°C
T_A	储存温度	-40	125	°C

静电放电等级

标识	定义	值	单位
V_{ESD}	HBM	±4000	V
	CDM	±2000	

注 1: $V_{DDI}, V_{IA}, V_{IB}, V_{DIS}, V_{PWM}$ 以 GNDI 为基准; V_{DDA}, V_{OUTA} 以 GNDA 为基准; V_{DDB}, V_{OUTB} 以 GNDB 为基准;

注 2: 数值通过工作台特性验证

热信息

标识	定义	值	单位
$R_{\theta JA}$	结与环境间热阻	100	$^{\circ}\text{C}/\text{W}$
$R_{\theta JC(TOP)}$	结壳间热阻	40	$^{\circ}\text{C}/\text{W}$

封装规格

标识	定义	最小	典型	最大	单位
R _{io}	电阻 (输入侧至输出侧)		10 ¹²		Ω
C _{io}	电容 (输入侧至输出侧)		1.8		pF

绝缘规格

标识	定义	测试条件	值	单位
CLR	空气间隙	空气中的最短端子到端子距离	8.0	mm
CPG	外部爬电距离	整个封装表面的最短端子到端子距离	8.0	mm
DTI	绝缘体的距离	最小内部间隙	>16	um
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11), IEC 60112	>600	V
	材料组		I	
	过电压类别	额定电源电压 ≤150Vrms	I-IV	
		额定电源电压 ≤300Vrms	I-IV	
		额定电源电压 ≤600Vrms	I-III	
		额定电源电压 ≤1000Vrms	I-II	
DIN V VDE 0884-11⁽¹⁾				
V _{IORM}	最大重复峰值隔离电压		1414	V _{PK}
V _{IOWM}	最大隔离工作电压		1000	V _{RMS}
V _{IOTM}	最大瞬态隔离电压	60s	7000	V _{PK}
V _{IOSM}	最大浪涌隔离电压	测试方法参考IEC 62368, 1.2/50us 波形, V _{TEST} =1.6 x V _{IOSM}	6250	V _{PK}
q _{pd}	视在电荷	Method b2: V _{pd(m)} =1.875 x V _{IORM} , tm=1 s	≤5	pC
	气候类别		40/125/21	
	污染等级		2	
UL1577				
V _{ISO}	隔离耐压	V _{TEST} =V _{ISO} , t=60s (qualification), V _{TEST} =1.2 x V _{ISO} , t=1s (100% production)	5000	V _{RMS}

注 1: 计划认证中

安全相关认证

VDE	UL	CQC	TUV
DIN V VDE 0884011-11: 2017-01	UL 1577 元件识别程序	通过 GB4943.1-2011 认证	通过 EN IEC 61010-1: 2010+A1 和 EN IEC 62368-1: 2018 认证
加强绝缘	单项保护, 5000 V _{RMS}	加强绝缘, 海拔 ≤ 5000m, 热带气候, 400 V _{RMS} 最大工作电压	5000Vrms加强绝缘, 800Vrms最大工作电压
认证待定	文件编号: E521801	文件编号: CQC21001324484	参考证书编号: DE 2-038921 参考证书编号: JPTUV-146634 证书编号: R 50590519

安全限值

标识	参数	条件	功能侧	值	单位
I _s	安全输出电流	V _{DDA} =V _{DDB} =16V, C _{LOAD} =1nF, 2MHz PWM, 50% duty, R _{θJA} =100°C/W, T _J =150°C, T _A =25°C	驱动器A与驱动器B	73	mA
P _s	安全输入、输出或总功率	V _{DDA} =V _{DDB} =16V, C _{LOAD} =1nF, V _{DDI} =12V, 2MHz PWM, 50% duty, R _{θJA} =100°C/W, T _J =150°C, T _A =25°C	输入	36	mW
			驱动器A	584	
			驱动器B	584	
			总功率	1204	
T _s	最高安全温度			150	°C

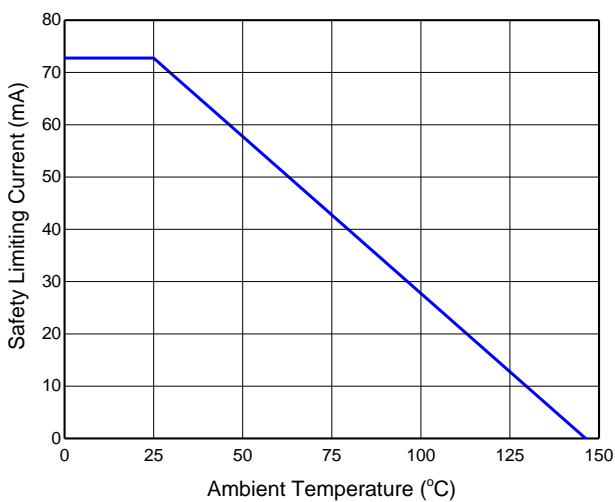
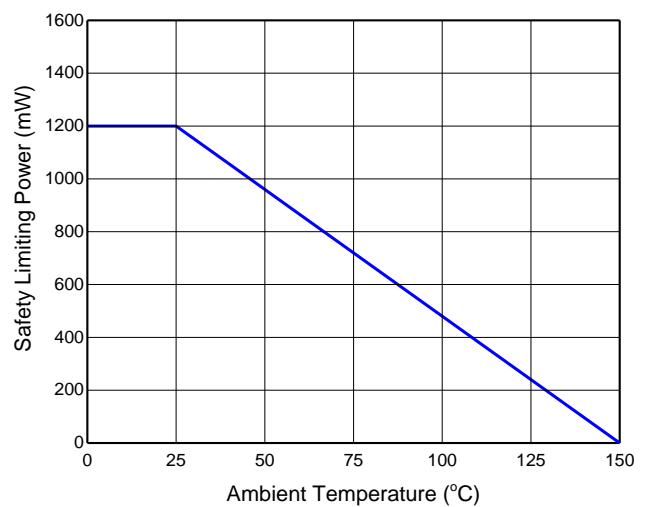

 图 7. 根据VDE的限制电流的热降额曲线 (V_{DDA} 和 V_{DDB} 中的电流)


图 8. 根据 VDE 的限制功率的热降额曲线

电气特性（直流）

除非另有说明，VDDI = 5V，VDDI 到 GNDI 的电容为 0.1 μ F，VDDA = VDDDB = 15V，从 VDDA 和 VDDDB 到 GNDA 和 GNDB 的电容为 1 μ F，T_A = -40°C 至 +125°C。

标识	参数	条件	最小	典型	最大	单位
输入电源						
V _{DDI}	输入电源电压		3		18	V
V _{UVLO_VDDI_R}	VDDI UVLO 上升		2.55	2.7	2.85	V
V _{UVLO_VDDI_F}	VDDI UVLO 下降		2.35	2.5	2.65	V
V _{UVLO_HYS}	VDDI UVLO 迟滞			0.2		V
I _{VDDI}	静态电流	V _{IA} = 0V, V _{IB} = 0V	1.4	2	2.6	mA
	工作电流	f _{sw} = 100kHz, (50% 占空比), 双通道		3.3		mA
逻辑接口						
V _{IH}	VIA、VIB、DIS 和 PWM 处的高电平输入阈值电压		2			V
V _{IL}	VIA、VIB、DIS 和 PWM 处的低电平输入阈值电压				0.8	V
R _{PD}	VIA、VIB、DIS 和 PWM 上的下拉电阻		126	180	280	k Ω
驱动电源						
V _{UVLO_VDDA_R} , V _{UVLO_VDDB_R}	VDDA, VDDDB UVLO 上升	8.5V UVLO 型号	8	8.5	9	V
		12.5V UVLO 型号	11.5	12.5	13.5	V
V _{UVLO_VDDA_F} , V _{UVLO_VDDB_F}	VDDA, VDDDB UVLO 下降	8.5V UVLO 型号	7	7.5	8	V
		12.5V UVLO 型号	10.5	11.5	12.5	V
V _{UVLO_VDDA_HYS} , V _{UVLO_VDDB_HYS}	VDDA, VDDDB UVLO 迟滞	8.5V UVLO 型号		1		V
		12.5V UVLO 型号		1		V
I _{VDDA} , I _{VDDB}	VDDA/B 静态电流, 每通道	V _{IA} = 0V, V _{IB} = 0V	0.8	1.5	2.6	mA
输出 (SLMi8230/1/2)						
I _{OH}	峰值源电流			1		A
I _{OL}	峰值灌电流			1.5		A
V _{OH}	高电平输出电压	I _o = -10mA		70	120	mV
V _{OL}	低电平输出电压	I _o = 10mA		30	65	mV
输出 (SLMi8233/4/5)						

标识	参数	条件	最小	典型	最大	单位
I _{OH}	峰值源电流			4		A
I _{OL}	峰值灌电流			7		A
V _{OH}	高电平输出电压	I _o =-10mA		12	22	mV
V _{OL}	低电平输出电压	I _o =10mA		6.2	11	mV
Dead Time						
R _{DT}	DT 上的电阻范围		5		220	kΩ
t _{DT}	死区时间	R _{DT} =20kΩ	160	200	240	ns
C _{DT}	C _{DT} 的电容				10	nF

开关特性（交流）

除非另有说明，VDDI = 5V，VDDI 到 GNDI 之间电容为 0.1μF，VDDA = VDDB = 15V，VDDA 和 VDDB 到 GNDA 和 GNDB 电容为 1μF，T_A = -40°C 至 +125°C。

标识	参数	条件	最小	典型	最大	单位
开关特性						
t _{PLH}	传输延迟，低到高	C _{LOAD} =1nF, f _{sw} =1kHz, (50% 占空比)		40	60	ns
t _{PHL}	传输延迟，高到低			40	60	ns
t _r	开通上升时间			6	15	ns
t _f	关断下降时间			4	10	ns
t _{PWD}	脉宽失真				18	ns
t _{DM}	通道A和通道B之间的延时匹配				18	ns
t _{UVLO_REC_VDDI}	VDDI 的欠压恢复延时			15		μs
t _{UVLO_REC_VDDA(B)}	VDDA, VDDB 的欠压恢复延时			18		μs
CMTI _H	输出高时的共模瞬态抗扰度	V _{CM} =1000V, T _A =25°C	100			kV/μs
CMTI _L	输出低时的共模瞬态抗扰度	V _{CM} =1000V, T _A =25°C	100			kV/μs

参数测量信息

传输延迟和脉宽失真

图 9 显示了来自输入 V_{IA} 和 V_{IB} 的传输延迟 t_{PDLH} 和 t_{PDHL} 、脉冲失真 t_{PWD} 以及延迟匹配 t_{DM} 的时序图。将 DT 引脚短接到 VDDI 以禁用死区时间功能。

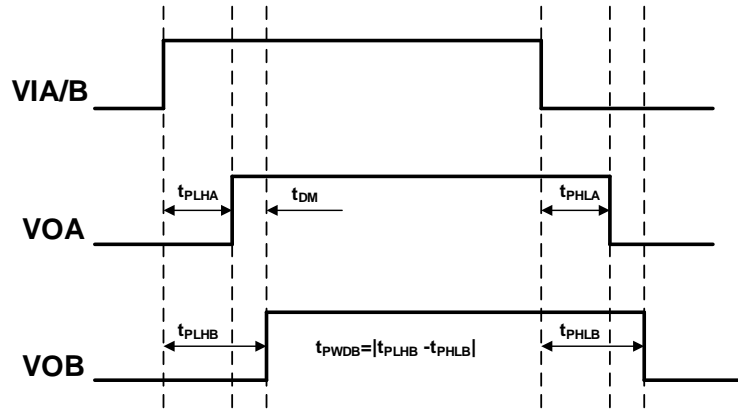


图 9. 传输延迟和脉宽失真

上升和下降时间测试

图 10 显示了测量上升时间 (t_r) 和下降时间 (t_f) 的标准。

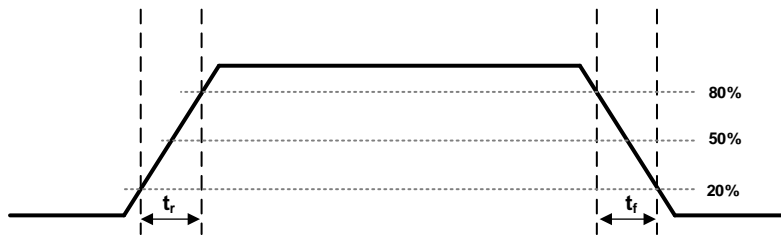


图 10. 打开上升时间并关闭下降时间

CMTI 测试

图 11 是 CMTI 测试的简化图。共模电压设置为 1000V。

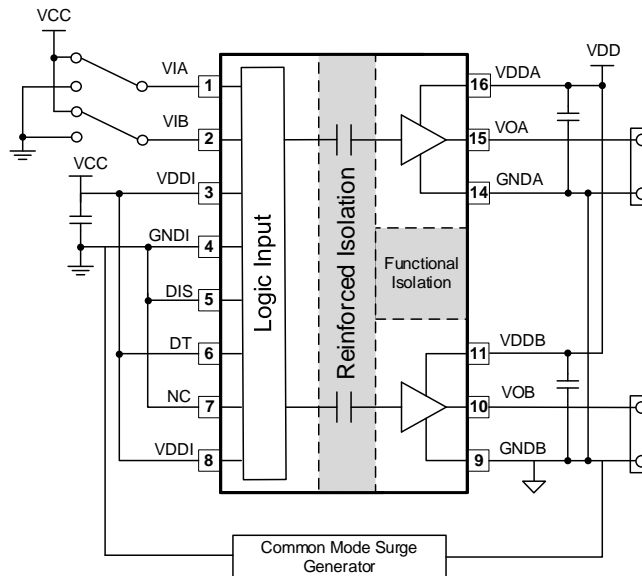


图 11. CMTI 测试电路

特性描述

SLMi823x 是一款灵活配置的双通道隔离门极驱动器，可驱动 IGBT 和 MOSFET。它具有 1.0A 或 4.0A 峰值输出电流能力，最大输出驱动器电源电压为 40V。SLMi823x 具有许多功能，使其能够良好的与控制电路配合并保护其驱动的门极，例如：电阻可编程死区时间控制、DIS 引脚以及输入和输出电压的欠压锁定 (UVLO)。

欠压锁定

SLMi823x 的 VDDA (VDDDB) 和 GNDA (GNDB) 引脚之间具有欠压锁定 (UVLO) 保护功能。当器件启动期间 VDDx 电压低于 $V_{UVLO_VDDX_R}$ 或启动后低于 $V_{UVLO_VDDX_F}$ 时，VDDA (VDDDB) UVLO 功能将驱动器输出保持为低电平，无论输入引脚的状态如何。UVLO 功能上的迟滞可防止电源出现噪声而导致故障。

SLMi823x 也监控输入电源，并且 VDDI 上具有内部欠压锁定保护功能。当 VDDI 上的电压在启动期间低于 $V_{UVLO_VDDI_R}$ 或启动后低于 $V_{UVLO_VDDI_F}$ 时，驱动器输出 (VOA 和 VOB) 保持低电平。VDDI UVLO 功能存在迟滞，以防止 VDDI 电源噪声引起的故障。

禁用输入功能

当 DIS 被拉高时，VOA 和 VOB 被拉低，无论 VIA 和 VIB 的状态如何。当 DIS 引脚被拉低时，VOA 和 VOB 可以正常工作并由 VIA 和 VIB 控制。

如果 VDDI 低于其 UVLO 阈值且 VOA、VOB 保持低电平，则 DIS 输入不起作用。DIS 引脚上有一个内部下拉电阻。

控制输入和输出逻辑

VIA 和 VIB 输入控制相应的输出通道 VOA 和 VOB。VIA (VIB) 上的逻辑高电平信号会导致 VOA (VOB) 的输出变高。VIA (VIB) 上的逻辑低电平信号会导致 VOA (VOB) 的输出变低。

对于 PWM 输入型号 (SLMi8231/4)，当 PWM 输入为高电平时，VOA 为高电平，VOB 为低电平。当 PWM 输入为低电平时，VOA 为低电平，VOB 为高电平。

表 4 和表 5 显示了 VIA、VIB、PWM、DIS、UVLO 与 VOA、VOB 输出之间的关系。

表 4. 在不同 VIA、VIB 输入下的输入和输出之间的关系 (SLMi8230/2/3/5)

VIA	VIB	DIS	VDDI UVLO	VDDA UVLO	VDDDB UVLO	VOA	VOB	备注
H	L	L	No	No	No	H	L	
L	H	L	No	No	No	L	H	
L	L	L	No	No	No	L	L	
H	H	L	No	No	No	H	H	SLMi8232/5
						L	L	SLMi8230/3
X	X	H	No	No	No	L	L	设备禁用
X	X	X	Yes	No	No	L	L	VDDI UVLO 激活
H	X	L	No	No	Yes	H	L	VDDDB UVLO 激活
L	X	L	No	No	Yes	L	L	
X	H	L	No	Yes	No	L	H	VDDA UVLO 激活
X	L	L	No	Yes	No	L	L	

表 5. 在不同 PWM 输入下的输入和输出之间的关系 (SLMi8231/4)

PWM	DIS	VDDI UVLO	VDDA UVLO	VDDB UVLO	VOA	VOB	备注
H	L	No	No	No	H	L	
L	L	No	No	No	L	H	
X	H	No	No	No	L	L	设备禁用
X	X	Yes	No	No	L	L	VDDI UVLO 激活
H	L	No	No	Yes	H	L	VDDB UVLO 激活
L	L	No	No	Yes	L	L	
H	L	No	Yes	No	L	L	VDDA UVLO 激活
L	L	No	Yes	No	L	H	

死区时间程序

对于高边/低边配置驱动器，VOA 和 VOB 之间存在死区时间。死区时间延迟 (t_{DT}) 通过从 DT 脚到地的电阻 (R_{DT}) 进行编程，并且可以使用以下公式进行计算。

$$t_{DT}[\text{ns}] \approx 10 \times R_{DT}[\text{k}\Omega]$$

其中， t_{DT} 为死区时间延迟， R_{DT} 为 DT 与地之间的阻值。

DT 引脚可连接至 VDDI 或浮空以提供大约 400 ps 的死区时间。

建议在 DT 和 GNDI 之间放置一个 2.2nF 或更大的旁路电容，以实现更好的抗噪声能力。

图 12 显示了不同条件下死区时间、输入和输出的逻辑关系。

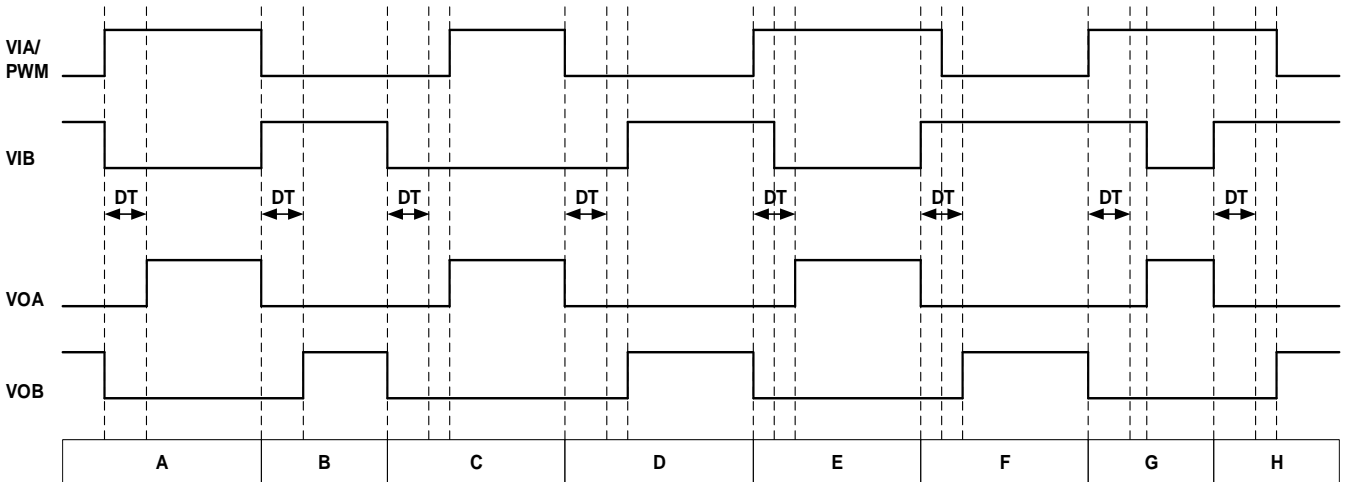


图 12. 具有死区时间的输入和输出逻辑

条件 A: VIA 变为高电平，VIB 变为低电平时，VOB 立即变低，VOA 在编程的死区时间后变高。

条件 B: VIA 变为低电平，VIB 变为低电平时，VOA 立即变低，VOB 在编程的死区时间后变高。

条件 C: VIB 变为低电平，VIA 仍为低电平时。VOB 立即变低。由于 VIA 输入死区时间比编程死区时间长，因此当 VIA 输入变高时，VOA 立即变高。

条件 D: VIA 变为低电平, VIB 仍为低电平时。VOA 立即变低。由于 VIB 输入死区时间长于编程死区时间, 因此当 VIB 输入变高时, VOB 立即变高。

条件 E: VIA 变为高电平, 同时 VIB 和 VOB 仍为高电平时, 重叠时间短于编程死区时间。为了避免过冲, 当 VIA 变高时, VOB 立即变低。VOA 在编程死区时间后变高。

条件 F: VIB 变为高电平, 同时 VIA 和 VOA 仍为高电平时, 重叠时间短于编程死区时间。为了避免过冲, 当 VIB 变高时, VOA 立即变低。VOB 在编程死区时间后变高。

条件 G: VIA 变为高电平, 而 VIB 和 VOB 仍为高电平时, 重叠时间长于编程死区时间。为了避免过冲, 当 VIA 变高时, VOB 立即变低。由于重叠时间长于编程死区时间, 因此当 VIB 变低时, VOA 立即变高。

条件 H: VIB 变为高电平, 同时 VIA 和 VOA 仍为高电平时, 重叠时间长于编程死区时间。为了避免过冲, 当 VIB 变高时, VOA 立即变低。由于重叠时间长于编程的死区时间, 因此当 VIA 变低时, VOB 变高。

应用信息

图 13 中的电路显示了 SLMi823x 驱动半桥配置的典型应用电路，该配置可用于多种流行的电源转换器拓扑，例如同步降压、同步升压、半桥、全桥、LLC 等拓扑和三相电机驱动应用。

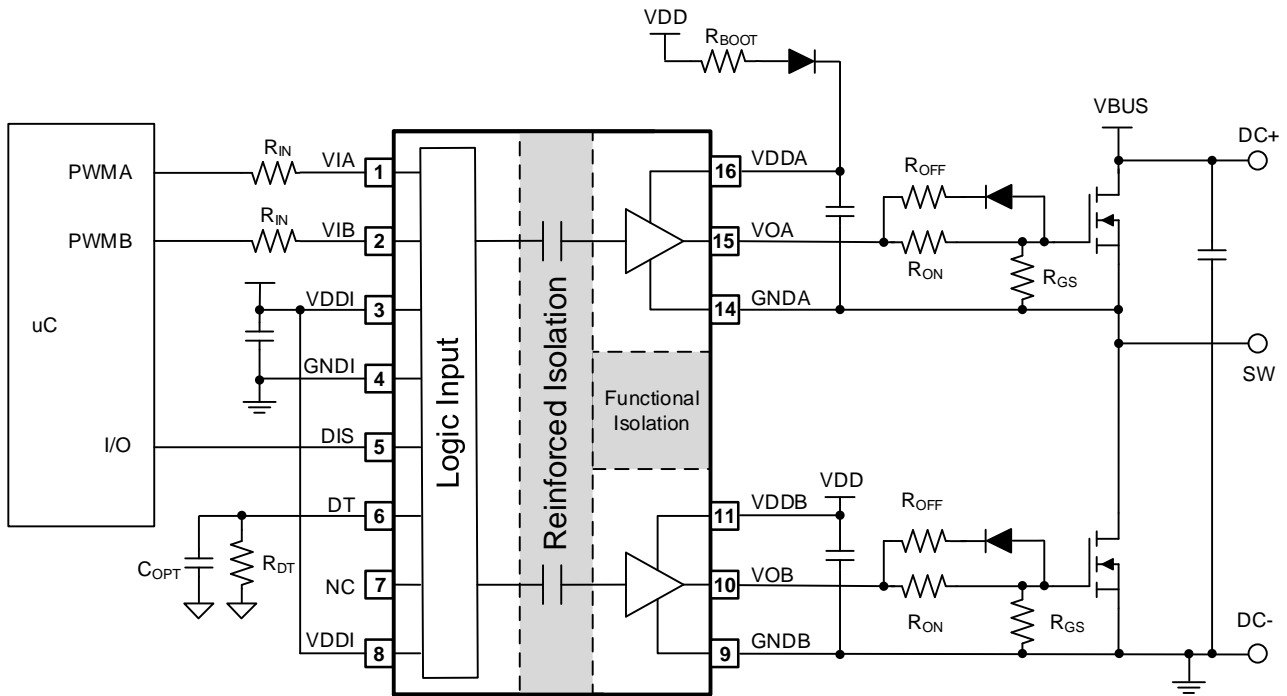


图 13. 典型应用原理图

布局

图 14和图 15显示了2层PCB板中信号线和主要器件的布局示例。

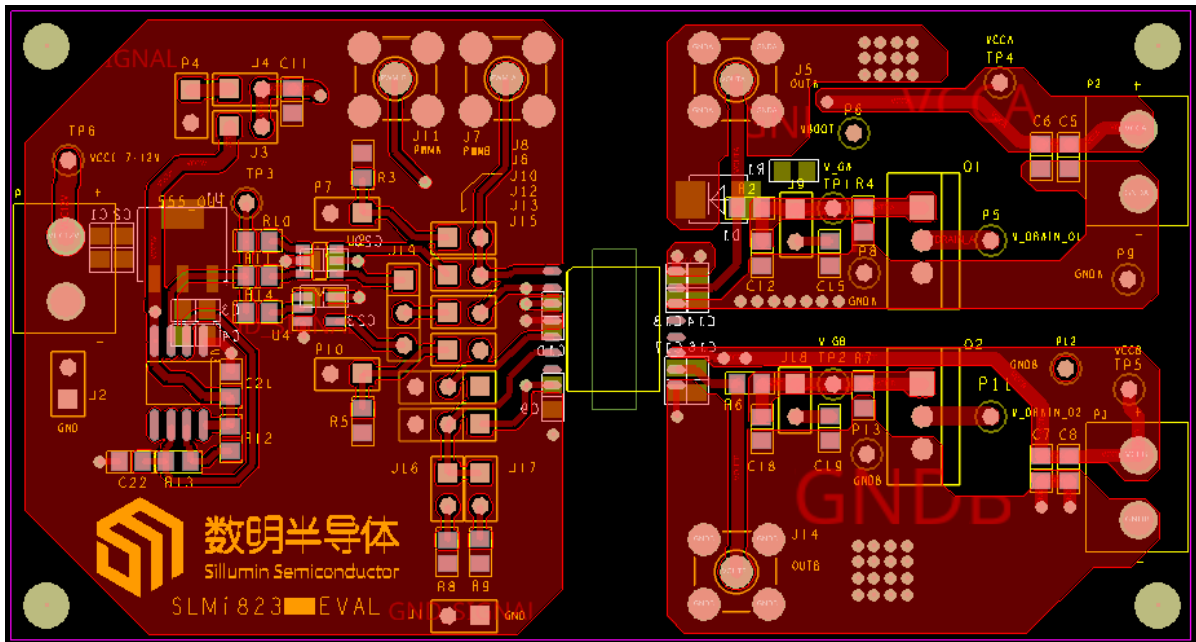


图 14. PCB 顶层

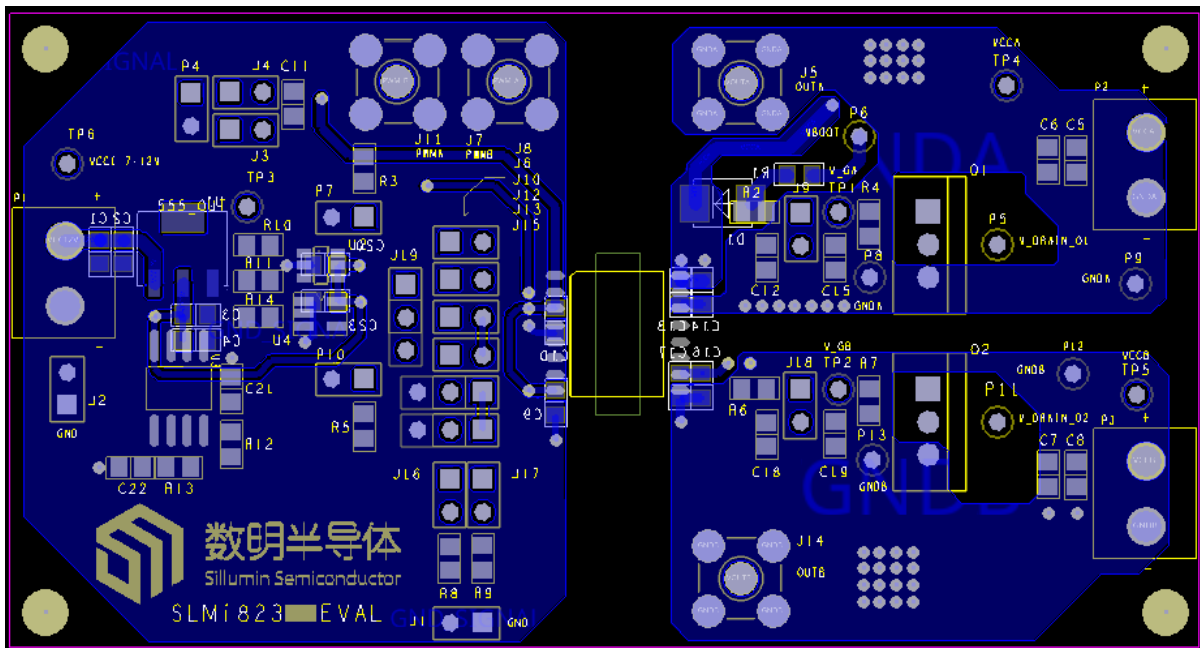


图 15. PCB 底层

封装信息

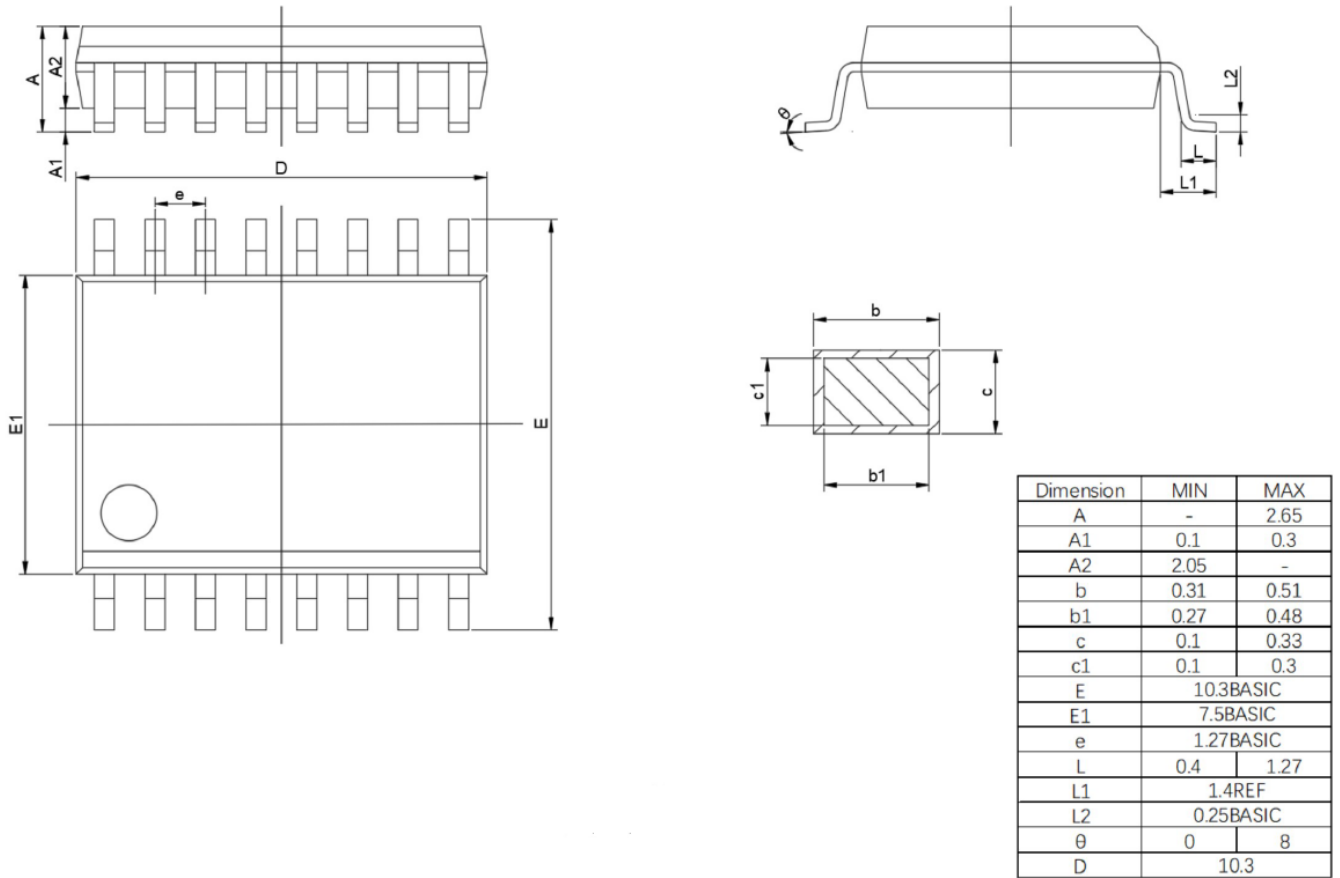
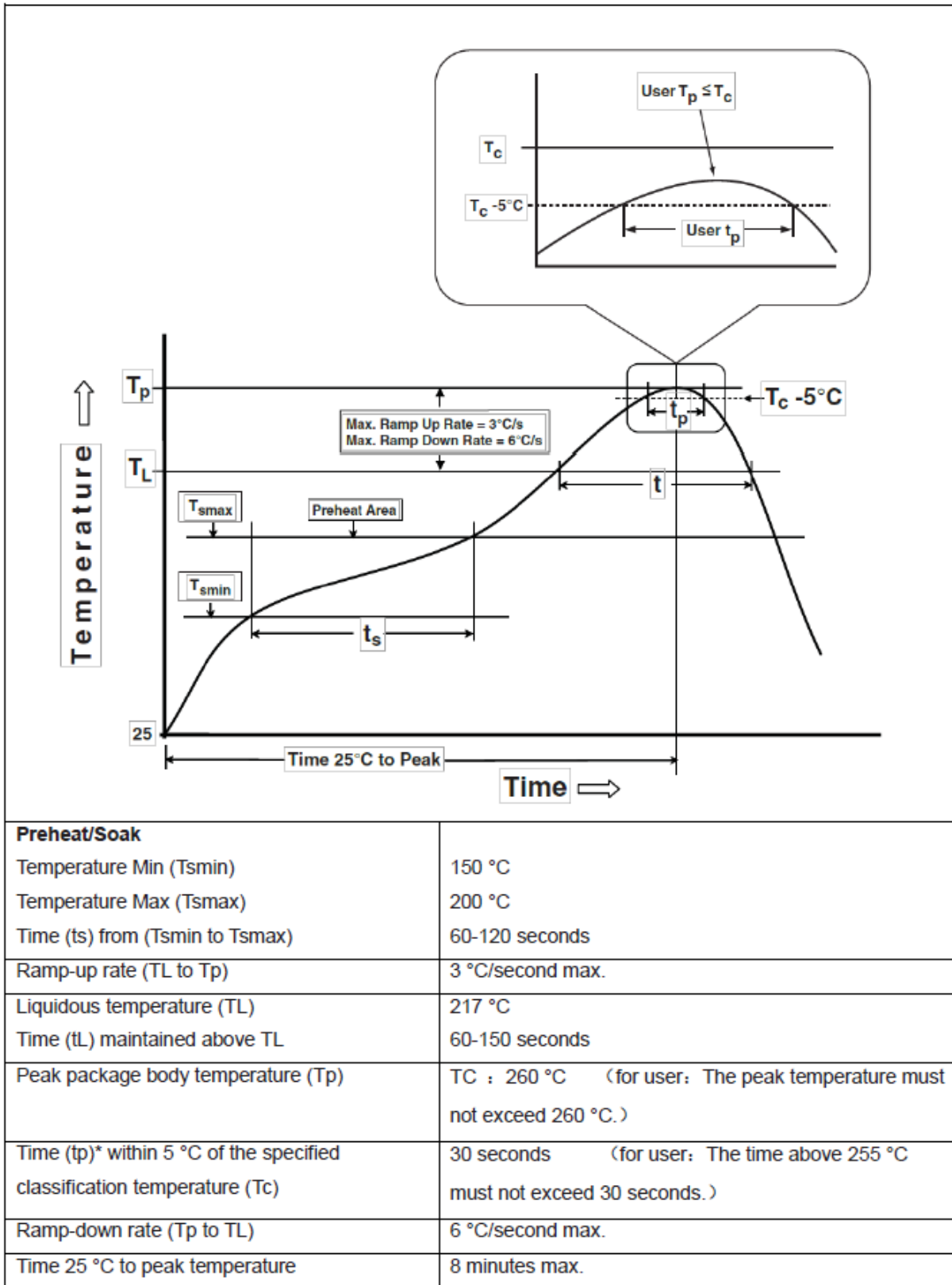


图 16. SOP16W封装外形尺寸

焊接温度特性



修订历史

注意：以前版本的页码可能与当前版本的页码不同

页面或项目	主题（自上次修订以来的主要变化）
Rev1.0 规格书: 2021-12-30	
全文	初版
Rev1.1 规格书: 2022-10-25	
Page 9	更新绝对最大额定值表中的具体值
Page 10	添加热信息
Page 11	在绝缘规格中添加测试条件
Page 12	添加安全相关认证 添加安全限值
Page 13, 14	更新了 I_{VDDI} , R_{PD} , V_{OH} , V_{OL} , 并在电气特性 (DC) 表中添加了 I_{VDDA} , I_{VDDB}
Page 14	更新了开关特性 (AC) 表中的 t_{PWD} 、 t_{DM}
Rev1.2 规格书: 2023-05-05	
Page 11	更新 V_{IOTM} 值
Page 12	在安全相关认证中添加 TUV 认证
Page 13	更新了 R_{PD} 最大值
Rev1.3 规格书: 2023-07-03	
Page 12	添加 TUV 认证编号: R 50590519