

本文主要阐述了在电力电子电路应用中，为什么需要驱动芯片并联使用，芯片能够并联使用应具备什么特征，以及驱动芯片并联使用应注意的问题点。

## 驱动芯片与功率管的配合

功率器件在工业、能源、汽车等应用中被广泛的使用以实现各种的功率变换，同时随着社会的迅速发展，功率变换的功率等级也越来越高。在大功率的功率因数校正电路（PFC），低压大电流的同步整流电路中，往往需要多个功率管并联以满足电路功率输出的需求。多个功率管并联，导致功率管的 $Q_{GC}$ ， $Q_{GE}$ 变大，若选用驱动芯片的驱动电流较小，则功率管开通时间很长，此时会导致功率管损耗很大，发热严重。驱动输出进行并联来驱动功率管是一种解决方案。

## 驱动芯片并联使用

如上述所，当功率管的门极电荷比较大，而驱动芯片能力不足时，为了选择合适的开关速度和性能，需要将驱动芯片输出端并联使用。

但驱动芯片并联时，对驱动芯片要求较高，并不是所有的驱动芯片都适合并联使用。图 1 显示了驱动芯片并联使用时的示意图。由于是并联使用，要求内部的 MOSFET M1 与 M3，M2 与 M4 同时开通，同时关断，否则 OUTA 与 OUTB 之间必然存在电位差，导致 M1 与 M4 或者 M2 与 M3 同时导通，从而导致共通的现象而损坏驱动芯片。

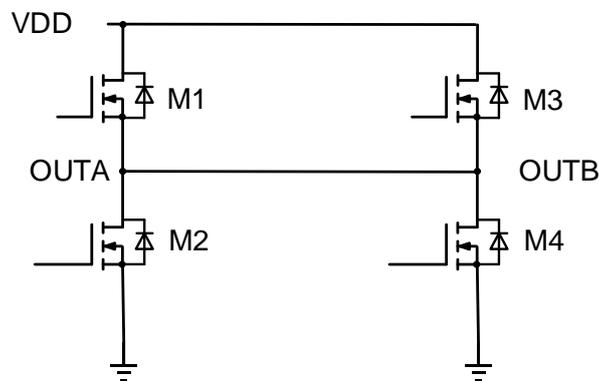


图 1、驱动芯片并联使用示意图

因此，在驱动芯片并联的应用中需要特别关注以下几点。

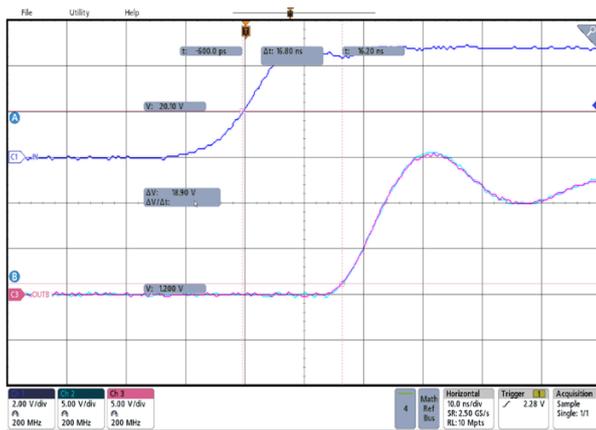
- 驱动芯片本身的对称问题。两个驱动通道的参数要一致，每路驱动的输入到输出的延时、输入的翻转电平以及输出的上升、下降时间要一致。
- 两路输入信号的短接点要尽量靠近芯片的管脚，并且输入信号要有快速的  $dv/dt$ 。
- 芯片的外围应用电路上，可以在外部增加一个电阻，用来限制直通电流。

下面以 SLM27524 芯片为例来说明驱动并联应用中要注意的一些问题。

驱动芯片的一致性

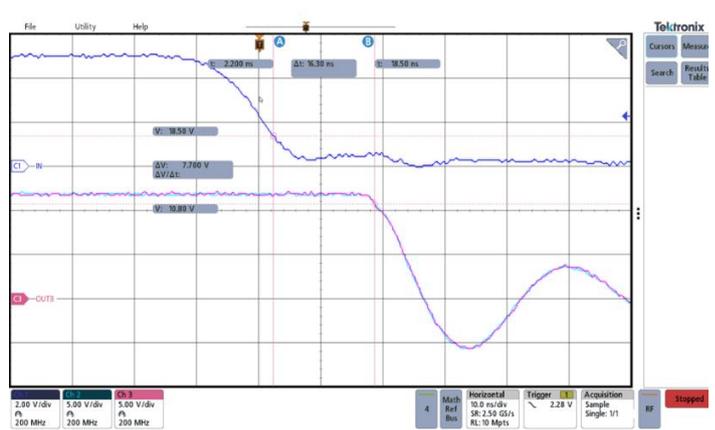
驱动芯片并联对芯片本身的一致性是有要求的，如果两路驱动的一致性不好，在并联时会导致驱动芯片的损坏。SLM27524 在设计的时候已经考虑了这种并联应用的需求，因此在两路驱动的延时上做了比较好的匹配。

图 2 和图 3 显示了 SLM27524 在给同一个输入信号时，两路驱动输出在开通、关断时的波形。从波形测试上看，SLM27524 的两路驱动在开通延时、关断延时、上升时间和下降时间上都有很好的一致性。



CH1: 驱动输入 IN; CH2: 驱动输出 OUTA; CH3: 驱动输出 OUTB;

图 2. SLM27524 通道开通时的波形



CH1: 驱动输入 IN; CH2: 驱动输出 OUTA; CH3: 驱动输出 OUTB;

图 3. SLM27524 通道关断时的波形

图 4 显示了 SLM27524 两个通道的输入阈值。从测试的波形上看，两个通道的输入阈值是一致的。

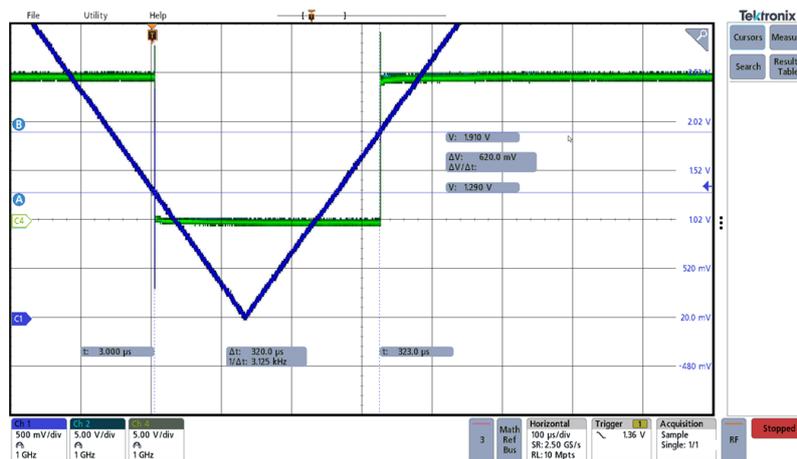


图 4. SLM27524 输入阈值门限波形

CH1: 驱动输入 IN; CH2: 驱动输出 OUTA; CH4: 驱动输出 OUTB;

为了验证 SLM27524 两个通道直接并联应用的有效性，人为在两路输入信号上加入延时，并按下图 5 进行试验。当改变电阻  $R_A$ ,  $R_B$  的阻值时，就改变了通道 A、B 之间的输入时间差。

图 6 到错误!未找到引用源。显示了通道 A 和通道 B 在不同的输入延时情况下的输出波形。在一定输入延时差范围内，无论是 INA 超前还是滞后 INB，芯片直接并联仍然正常输出波形。这说明 SLM27524 具有较强的鲁棒性，能够容忍一定程度的输入信号延时差。

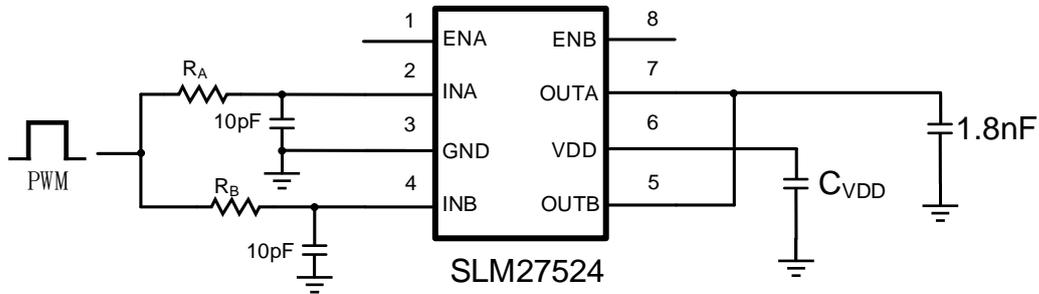


图 5. SLM27524 并联鲁棒试验电路

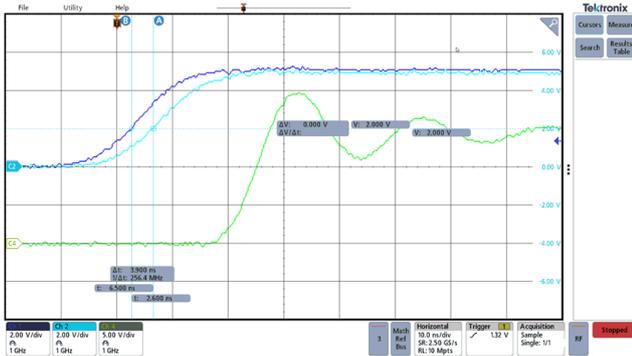


图 6. SLM27524 INA 超前 INB 3.9ns 并联波形

CH1: 驱动输入 INA; CH2: 驱动输入 INB; CH4: 驱动输出 OUT;

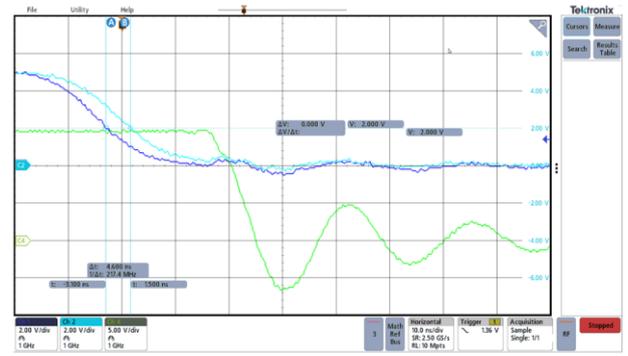


图 7. SLM27524 INA 超前 INB 4.6ns 并联波形

CH1: 驱动输入 INA; CH2: 驱动输入 INB; CH4: 驱动输出 OUT;

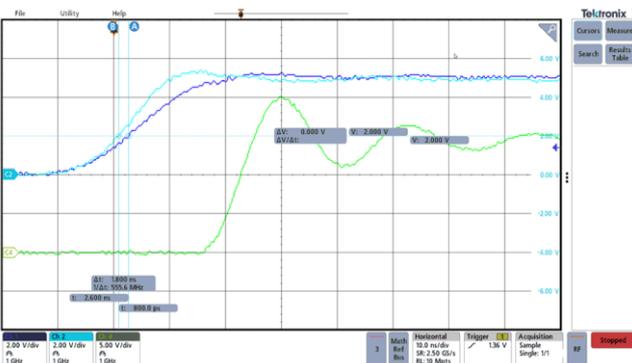


图 8. SLM27524 INA 滞后 INB 1.8ns 并联波形

CH1: 驱动输入 INA; CH2: 驱动输入 INB; CH4: 驱动输出 OUT;

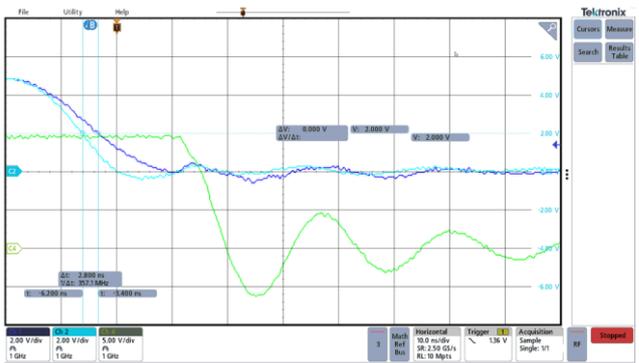


图 9. SLM27524 INA 滞后 INB 2.8ns 并联波形

CH1: 驱动输入 INA; CH2: 驱动输入 INB; CH4: 驱动输出 OUT;

## 驱动芯片并联应用技巧

在驱动芯片并联时，外部的一些应用条件和应用技巧也同样的重要。

首先，对于输入信号的处理，在 PCB 上应尽量靠近芯片管脚处进行并联。如果离芯片管脚距离较远处并联后再分开到各个输入管脚，那就容易存在 PCB 走线上的延时误差。

其次，输入通道的门限阈值不完全一致时，会导致输出延时不一样。为了降低此影响，需增强输入信号的上升下降速度。在使用 SLM27524 时，推荐输入信号变化速度不低于 50V/us。

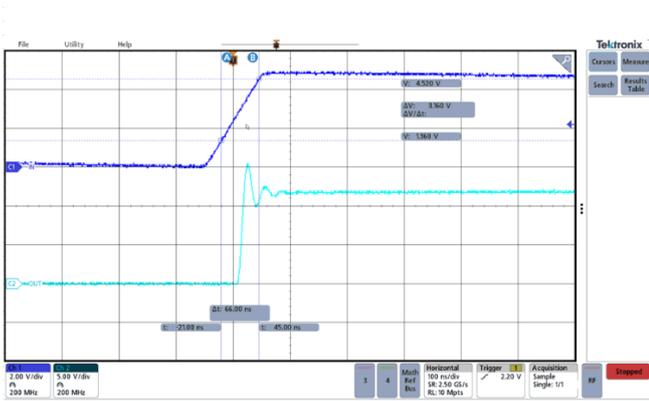


图 10. SLM27524 47V/us 上升波形

CH1: 驱动输入 IN; CH2: 驱动输出 OUT;

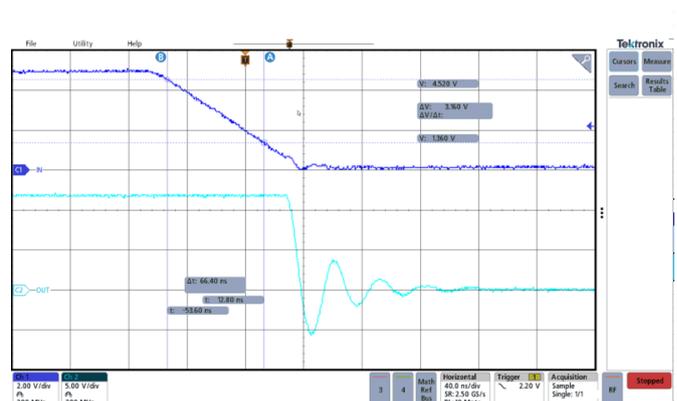


图 11. SLM27524 47V/us 下降波形

CH1: 驱动输入 IN; CH2: 驱动输出 OUT;

最后，为了更好的使芯片在应用端使用，推荐在输出端之间串联电阻后再进行并联，按如图 12 所示。如果需要 OUTA, OUTB 进行直接并联，则  $R1=R2=0$ 。另外可以调整  $R1, R2$  参数，限制直通时电流值，保护驱动控制芯片。图 13 与图 14 显示了 INA, INB 之间有 17.8ns 的延时，如果 OUTA, OUTB 直接并联，芯片可能会烧毁，但 OUTA, OUTB 之间串接 5.1ohm 电阻，此时能够保证芯片正常工作而不损坏。

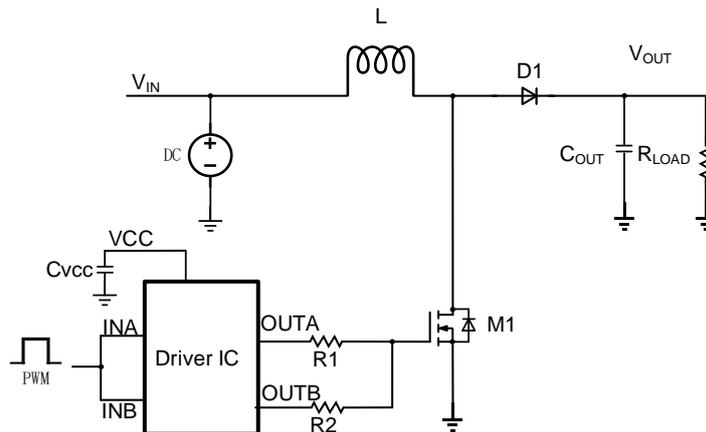


图 12. 芯片输出端增加输出电阻

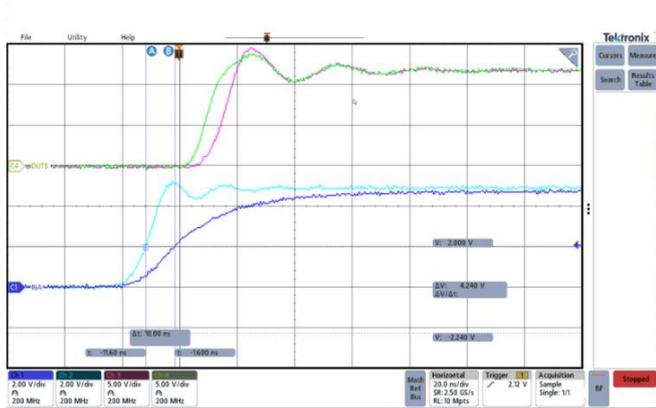


图 13. SLM27524 INA 滞后 INB 且 OUTA 与 OUTB 串接 5.1ohm 并联波形  
CH1: 输入 INA; CH2: 输入 INB; CH3:输出 OUTA; CH4:输出 OUTB

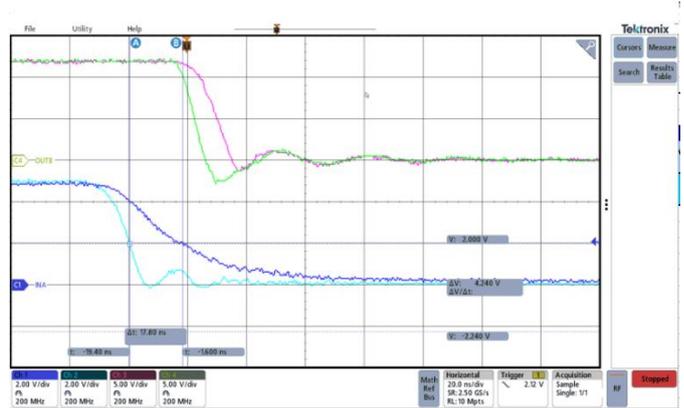


图 14. SLM27524 INA 超前 INB 且 OUTA 与 OUTB 串接 5.1ohm 并联波形  
CH1: 输入 INA; CH2: 输入 INB; CH3: 输出 OUTA; CH4:输出 OUTB;

## 测试总结

综上所述，在采用驱动芯片并联去驱动功率管的应用中，除了注意 PCB 布线布局外，对芯片对称性有较高要求；另外增大输入信号变化斜率以及在芯片输出端串接电阻，可以增强输出并联的可靠性。

## 参考资料

1. [SLM27524 规格书](#)